

سنتر و پیاده‌سازی مدارات برگشت‌پذیر با استفاده از سوئیچ تمام‌نوری MZI

یاسر سهرابی، منیره هوشمند، محمد بلوکیان و مریم سادات موسوی

۱- مقدمه

فناوری VLSI، انقلابی بزرگ در صنعت الکترونیک به وجود آورده و قرن بیستم را به عنوان قرن کامپیوتر معرفی کرده است؛ اما محدودیت‌های اساسی این تکنولوژی در فرایند کوچک‌سازی در مقیاس کمتر از میکرون است.

مشکل مدارهای مرسوم، زمانی مشخص گردید که فردی به نام رالف مرکل، یک پردازشگر کامپیوتری یک گیگاهرتزی را که با تعداد ۱۰۱۸ عدد گیت منطقی مرسوم و در حجم یک سانتی‌متر مکعب بسته‌بندی شده بود، در دمای اتاق مورد آزمایش قرار داد [۱]. او پس از انجام این کار متوجه شد که حجم وسیعی از توان (حدود ۳ میلی‌وات) از سطح پردازشگر آزاد می‌شود. اگر فناوری مدار مجتمع طبق قانون مور [۲] پیشرفت کند، تعداد سوئیچ‌های ترانزیستوری روی یک تراشه در هر هجده ماه، دو برابر خواهد شد. از طرف دیگر مسأله اتلاف انرژی بار دیگر مطرح خواهد شد. از دست دادن انرژی به علت اتلاف گرما در مدار، منطقی است. یکی از مشکلات مهم در طراحی مدارهای مجتمع، تلفات انرژی است که توسط لاندور مطرح شد [۳] و [۴]. این اتلاف انرژی $K.T.\ln 2$ ژول به ازای هر بیت اتلاف اطلاعات است که K ثابت بولتزمن و T دمای مطلق محیطی است که عملیات پردازش در آن انجام می‌شود. این اتلاف تقریباً $0.7/2$ الکترون‌ولت می‌باشد. برای مقابله با این مشکلات، یک فناوری جایگزین برای طراحی مدارهایی که اتلاف اطلاعات دارند نیاز است که منطقی برگشت‌پذیر نام دارد [۵]. بنیت نشان داد که اتلاف توان، زمانی صفر می‌شود که فرایند محاسبات تحت شرایط ایده‌آل، برگشت‌پذیر باشد [۶] و [۷]. اخیراً محققان در حال تلاش برای توسعه سیستم کامپیوتری دیجیتال نوری برای پردازش داده‌های باینری با استفاده از محاسبات نوری هستند. فوتون‌ها منبع فناوری نوری هستند. یک فوتون می‌تواند سرعت بسیار بالایی را فراهم و اطلاعات را در سیگنالی با جرم صفر ذخیره کند [۸]. این خواص فوتون‌ها توجه محققان را برای پیاده‌سازی مدارهای برگشت‌پذیر در حوزه‌های تمام‌نوری جلب کرده است. منظور از محاسبه و پیاده‌سازی تمام‌نوری این است که هیچ تبدیل نوری به الکتریکی و برعکس آن در طراحی نیاز نیست و سیگنال در طول مسیر خود به صورت کاملاً فوتونیک باقی خواهد ماند. مزیت این روش این است که نیاز افزایش پهنای باند برطرف گردیده و ۳۰٪ انرژی ذخیره خواهد شد که در غیر این صورت در فرایند تبدیل الکترون به فوتون و بالعکس تلف می‌شد [۹]. طراحی گیت‌های برگشت‌پذیر تمام‌نوری می‌تواند توسط سوئیچ تداخل‌سنج ماخ‌زندر مبتنی بر تقویت‌کننده‌های نیمه‌هادی نوری تحقق یابد. طراحی گیت‌های برگشت‌پذیر مبتنی بر سوئیچ MZI پیشرفت‌های مهمی از قبیل سرعت بالا، توان مصرفی پایین، سوئیچینگ

چکیده: در حال حاضر، فناوری VLSI با چالشی جدی روبه‌رو است؛ زیرا رشد نمایی متراکم‌سازی در تراشه‌های VLSI و CMOS به حد نهای خود رسیده است. اتلاف توان در تراشه VLSI به تولید گرما اطلاق می‌شود که یک مانع واقعی در برابر فناوری سنتی CMOS است. منطق غیر برگشت‌پذیر منجر به مشکلاتی از قبیل اتلاف انرژی، تولید گرما، ازدست‌دادن اطلاعات و کند شدن محاسبات می‌شود. برای حل این مشکلات، نیازمند یک فناوری جدید هستیم و استفاده از منطق برگشت‌پذیر می‌تواند به حل این مشکل کمک کند. مدارهای برگشت‌پذیر در بسیاری از برنامه‌های کاربردی شامل طراحی‌های توان پایین، اهمیت زیادی دارند. منطق برگشت‌پذیر دارای بسیاری از کاربردهای دیگر در چندین فناوری مانند محاسبات کوانتومی، پردازش سیگنال دیجیتال، رمزنگاری، طراحی CMOS توان پایین، فناوری نانو، ترمودینامیک و بیوانفورماتیک است و اکثر آنها در حال حاضر تحت تحقیق هستند. یکی از زمینه‌های اصلی که مدارهای برگشت‌پذیر نقشی حیاتی در آن دارند، محاسبات نوری است. در میان رویکردهای برگشت‌پذیر، ثابت شده که محاسبات نوری می‌توانند سرعت بسیار بالایی ایجاد کنند؛ زیرا فوتون‌های موجود در نور دارای سرعت بسیار بالایی هستند. در کامپیوترهای نوری نسل آینده، مدارهای الکتریکی و سیب‌ها توسط تعدادی فیبر نوری جایگزین خواهند شد که این سیستم‌ها کارایی بیشتری خواهند داشت؛ زیرا بدون تداخل، ارزان‌تر، سبک‌تر و فشرده‌تر خواهند بود. بر اساس محاسبات نوری، چندین سوئیچ نوری برای کاربردهای آینده پیشنهاد گردیده که یکی از این سوئیچ‌ها سوئیچ ماخ‌زندر است و در این مقاله به مطالعه رفتار آن و مدارهای برگشت‌پذیری که با آن ساخته شده است، پرداخته می‌شود. در انتها سه گیت برگشت‌پذیر تمام‌نوری جدید با نام‌های NFT، SRK و MPG مؤثر در طراحی مدارهای منطقی برگشت‌پذیر تمام‌نوری مثل فی‌فلاپ‌ها و دیگر مدارهای ترتیبی برگشت‌پذیر تمام‌نوری را معرفی و طراحی می‌کنیم. همچنین به شبیه‌سازی برخی مدارهای برگشت‌پذیر تمام‌نوری پیاده‌سازی شده با سوئیچ ماخ‌زندر می‌پردازیم و چالش‌های شبیه‌سازی و راه‌حل‌های برطرف کردن این مشکلات را ارائه می‌نماییم.

کلیدواژه: محاسبات برگشت‌پذیر، مدارات برگشت‌پذیر تمام‌نوری، سوئیچ ماخ‌زندر.

این مقاله در تاریخ ۲۵ بهمن ماه ۱۳۹۸ دریافت و در تاریخ ۲۰ دی ماه ۱۴۰۱ بازنگری شد.

یاسر سهرابی، گروه برق، دانشگاه بین‌المللی امام رضا (ع) مشهد، ایران، (email: yaser.sohrabi99@yahoo.com).

منیره هوشمند (نویسنده مسئول)، گروه برق، دانشگاه بین‌المللی امام رضا (ع) مشهد، ایران، (email: m.hooshmand@imamreza.ac.ir).

محمد بلوکیان، گروه برق، دانشگاه بین‌المللی امام رضا (ع) مشهد، ایران، (email: mohammad.bolokian@yahoo.com).

مریم سادات موسوی، گروه برق، دانشگاه بین‌المللی امام رضا (ع) مشهد، ایران، (email: m.muosavi1386@gmail.com).

هزینه آنها صرف نظر می‌شود.

(۱۱) تأخیر اپتیکی: به تعداد طبقات شامل سوئیچ MZI در طولانی‌ترین مسیر بین ورودی و خروجی، تأخیر اپتیکی یا نوری می‌گویند و واحد تأخیر نوری Δ است.

۳- کارهای پیشین

در سال‌های اخیر، منطق برگشت‌پذیر به عنوان یک نمونه محاسباتی امیدوارکننده در طراحی مدارهای CMOS توان پایین، محاسبات کوانتومی، نانو تکنولوژی و محاسبات نوری ظاهر شده است. محققان، گیت‌های منطقی برگشت‌پذیر را در حوزه محاسبات نوری پیاده‌سازی کرده‌اند؛ زیرا در این حوزه نیاز به سرعت بالا، انرژی پایین و ساخت آسان برطرف می‌شود. طراحی گیت‌های برگشت‌پذیر تمام‌نوری با استفاده از سوئیچ MZI مبتنی بر تقویت‌کننده‌های نیمه‌هادی نوری (SOA) انجام می‌شود. از خصوصیات بارز این سوئیچ‌ها می‌توان سرعت بالا، توان مصرفی پایین، سوئیچینگ سریع و ساخت آسان را نام برد.

یک واحد منطقی ریاضی برگشت‌پذیر بدون خروجی زائد، به روش ترکیب ریاضی کوانتومی و عملیات منطقی در یک تک‌واحد پیاده‌سازی شده در [۱۳] ارائه گردیده است. طراحی یک مدار جمع‌کننده کوانتومی خطی عمق مبتنی بر تک‌کیوبیت کمکی در [۱۴] ارائه شده است. یک ساختار بهینه از جمع‌کننده BCD برگشت‌پذیر نیز در [۱۵] ارائه گردیده که برای طراحی این جمع‌کننده از کمترین تعداد ورودی‌های ثابت و کمکی و خروجی‌های زائد استفاده شده است. مفهوم محاسبات نوری در طراحی و سنتز مدار منطقی برگشت‌پذیر برای اولین بار در [۱۶] آمده است. پیاده‌سازی عمومی گیت‌های برگشت‌پذیر مانند تافلی، فردکین، فیمنان، پرس و یک گیت جدید با استفاده از فناوری نوری در [۱۷] گزارش داده شده که از سوئیچ MZI برای پیاده‌سازی گیت‌های تمام‌نوری برگشت‌پذیر استفاده گردیده است. طراحی گیت NOR برگشت‌پذیر با استفاده از سوئیچ MZI مبتنی بر تقویت‌کننده‌های نیمه‌هادی در [۱۰] تحقق پیدا کرده است. پیاده‌سازی نوری جمع‌کننده باینری مبتنی بر سوئیچ MZI در [۱۶] ارائه گردیده که در آن دو گیت برگشت‌پذیر نوری جدید ORG-I و ORG-II علاوه بر گیت فیمنان موجود برای پیاده‌سازی ساختار، ارائه شده است. پیاده‌سازی تمام‌نوری گیت XOR با استفاده از سوئیچ MZI مبتنی بر تقویت‌کننده‌های نیمه‌هادی و میکرورزوناتورها به ترتیب در [۱۸] تا [۲۵] گزارش شده است. جدا از به‌کارگیری MZI برای طراحی گیت‌های برگشت‌پذیر، پیاده‌سازی گیت فردکین مبتنی بر تقسیم‌کننده‌های نوری نامتقارن تراهرتزی و فیبرهای تمام‌نوری به ترتیب در [۲۶] و [۲۷] ارائه شده است.

طراحی گیت‌های برگشت‌پذیر از قبیل NOT، K-CNOT، تافلی، فردکین و پرس می‌تواند با بسیاری از روش‌ها امکان‌پذیر باشد؛ اما از میان آنها دو روش تکنولوژی‌های کوانتوم و نوری بسیار برجسته هستند. ساختمان یک سوئیچ تمام‌نوری MZI مطابق شکل ۱ از دو عدد تقویت‌کننده نیمه‌هادی نوری (SOA) و دو عدد کوپلر (C_1, C_2) تشکیل گردیده است. در هر بازوی سوئیچ، یک تقویت‌کننده نیمه‌هادی نوری (SOA) قرار داده و این سوئیچ از دو پورت ورودی و دو پورت خروجی تشکیل شده است. ورودی اول به سیگنال ورودی و ورودی دوم به سیگنال کنترل اختصاص دارد. سیگنال ورودی به وسیله کوپلر اول بین دو بازوی سوئیچ تقسیم می‌شود و به SOAها می‌رسند. در غیاب سیگنال کنترل، سوئیچ MZI متعادل است و خروجی در پورت پایینی ظاهر می‌شود که پورت متقابل نام دارد. اما در حضور سیگنال کنترل، وقتی

سریع و قابلیت ساخت آسان را ایجاد کرده است [۱۰] و [۱۱].

مسئله مهم دیگر در طراحی مدارات برگشت‌پذیر، وجود خطوط زائد است. خطوط زائد، خطوطی اضافی هستند که برای تحقق برگشت‌پذیری مدارها مورد نیازند. سنتز منطق برگشت‌پذیر با کمترین تعداد خروجی‌های زائد، یک مسئله جالب است که مورد تحقیق محققان بسیاری قرار گرفته است [۱۲]. در بخش دوم مفاهیم مقدماتی را مرور خواهیم کرد و در بخش سوم این مقاله، کارهای پیشین را مورد بررسی قرار می‌دهیم. در بخش چهارم به پیاده‌سازی برخی از مدارهای برگشت‌پذیر و به رفع مشکلات آنها خواهیم پرداخت. همچنین در بخش پنجم، طراحی سه گیت برگشت‌پذیر جدید را خواهیم داشت و در ادامه چند گیت برگشت‌پذیر تمام‌نوری را شبیه‌سازی خواهیم نمود. در بخش آخر نیز نتیجه‌گیری و جمع‌بندی را خواهیم داشت.

۲- مفاهیم مقدماتی

برای وارد شدن به موضوع مدارهای برگشت‌پذیر تمام‌نوری نیاز به دانستن یک سری از مفاهیم و تعاریف اولیه از آن است که در ادامه به تعریف برخی از این مفاهیم به صورت خلاصه می‌پردازیم.

(۱) یک مدار در صورتی برگشت‌پذیر است که هر بردار ورودی را به

یک بردار یکتای خروجی نگاشت کند و بالعکس.

(۲) گیت‌های برگشت‌پذیر: مدارهایی هستند که در آنها تعداد خروجی‌ها برابر با تعداد ورودی‌ها بوده و یک تناظر یک‌به‌یک بین بردارهای ورودی و خروجی برقرار است.

(۳) خروجی‌های زائد: به تعداد ورودی‌هایی برمی‌گردد که باید در سطح ۰ یا ۱ به منظور سنتز تابع منطقی داده‌شده حفظ گردند. این خروجی‌ها جزء خروجی‌های اصلی مدار و نیز ورودی‌های گیت‌های دیگر نمی‌باشند.

(۴) کوپلر: کوپلر فیبر نوری، قطعه‌ای غیر فعال یا فعال مورد استفاده در سیستم‌های فیبر نوری می‌باشد که دارای یک یا چند فیبر در ورودی و یک یا چند فیبر در خروجی است.

(۵) انعطاف‌پذیری: به جامعیت یک گیت منطقی برگشت‌پذیر در تحقق بخشیدن به توابع بیشتر، دلالت دارد.

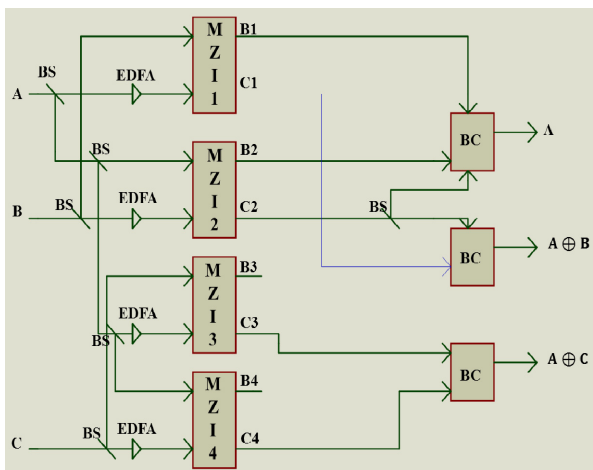
(۶) پیچیدگی سخت‌افزاری: به تعداد کل عملیات منطقی در یک مدار اشاره دارد.

(۷) ورودی‌های ثابت: در یک مدار برگشت‌پذیر به ورودی‌هایی، ثابت گفته می‌شود که دارای مقادیر ثابت صفر و یک هستند و برای برگشت‌پذیر کردن تابع به مدار اضافه می‌شوند. با افزایش تعداد ورودی‌های ثابت، فضای اشغال‌شده در طراحی مدار مورد نظر بیشتر می‌شود و در نتیجه یکی از اهداف اصلی سنتز مدارات برگشت‌پذیر، کاهش تعداد ورودی‌های ثابت است.

(۸) ترکیب‌کننده سیگنال: یکی از المان‌های نوری است که دو یا چند سیگنال نوری را می‌تواند با یکدیگر ترکیب کند. به طور کلی کاربردهای ترکیب‌کننده سیگنال در اندازه‌گیری و مشاهده‌های نجومی، ترکیب نور لیزر و ایجاد تداخل صفر است.

(۹) تقسیم‌کننده سیگنال: یکی از قطعات نوری است که سیگنال (توان) نوری را می‌تواند به دو یا چند قسمت مساوی تقسیم کند.

(۱۰) هزینه اپتیکی (نوری): به تعداد سوئیچ‌های MZI مورد استفاده در طراحی مدار تمام‌نوری برگشت‌پذیر، هزینه اپتیکی یا نوری می‌گویند. به دلیل این که تقسیم‌کننده‌ها و ترکیب‌کننده‌های سیگنال دارای هزینه اندکی هستند، در محاسبه هزینه اپتیکی کل مدار از



شکل ۳: پیاده‌سازی تمام‌نوری گیت برگشت‌پذیر فیمنان دوبل.

جدول ۲: درستی گیت تمام‌نوری فیمنان دوبل.

A	B	C	X	Y	Z
۰	۰	۰	۰	۰	۰
۰	۰	۱	۰	۰	۱
۰	۱	۰	۰	۱	۰
۰	۱	۱	۰	۱	۱
۱	۰	۰	۱	۱	۱
۱	۰	۱	۱	۱	۰
۱	۱	۰	۱	۰	۱
۱	۱	۱	۱	۱	۰

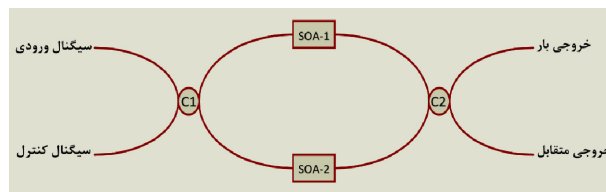
سوئیچ MZI، ۲ عدد ترکیب‌کننده نوری (BC)، ۶ عدد تقسیم‌کننده سیگنال و ۴ عدد تقویت‌کننده EDFA استفاده شده است. وقتی $A=B=C=0$ باشد (هنگامی که هیچ سیگنال نوری‌ای در ورودی نیست)، تمام خروجی‌ها صفر است. وقتی $A=B=0$ و $C=1$ باشد، در واقع به ورودی‌های اول سوئیچ‌های ۱، ۲ و ۴ هیچ سیگنال نوری‌ای وارد نمی‌شود و تنها به ورودی اول سوئیچ ۲ سیگنال نوری وارد می‌گردد. در نتیجه هر دو خروجی سوئیچ‌های ۱، ۲ و ۴ صفر است و با توجه به این که سیگنال ورودی کنترل سوئیچ ۳، صفر است، خروجی C_3 از این سوئیچ برابر ۱ می‌شود. بنابراین به ازای ورودی‌های $A=B=0$ و $C=1$ ، خروجی‌های $X=Y=0$ و $Z=1$ به دست می‌آید. بقیه حالات ورودی و خروجی نیز به همین ترتیب شکل می‌گیرند و درستی آن به صورت جدول ۲ به دست می‌آید. این گیت دارای هزینه ۴ و تأخیر Δ می‌باشد [۲۸].

۳-۳ گیت برگشت‌پذیر تمام‌نوری تافلی

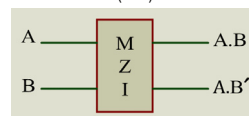
تافلی یک گیت 3×3 است که به ازای ورودی‌های (A, B, C) ، خروجی‌های $(A, B, AB \oplus C)$ را تولید می‌کند. در طراحی این گیت از ۳ عدد سوئیچ MZI، ۱ عدد ترکیب‌کننده سیگنال و ۲ عدد تقسیم‌کننده سیگنال استفاده شده است. تافلی یک گیت جامع و انعطاف‌پذیر است زیرا به کمک آن می‌توان منطق بولی برگشت‌پذیر را پیاده‌سازی کرد. هزینه نوری این گیت ۳ و تأخیر آن 2Δ می‌باشد. شکل ۴ پیاده‌سازی تمام‌نوری گیت برگشت‌پذیر تافلی را نشان می‌دهد [۸]، [۱۰]، [۲۹] و [۳۰].

۴-۳ پیاده‌سازی گیت برگشت‌پذیر تمام‌نوری HNG

HNG یک گیت 4×4 با ورودی‌های (A, B, C, D) و خروجی‌های

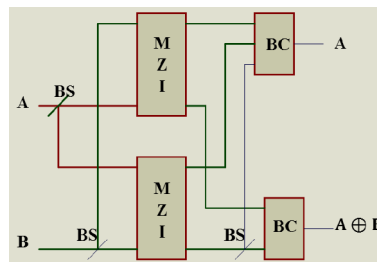


(الف)



(ب)

شکل ۱: (الف) ساختار سوئیچ MZI و (ب) بلوک دیاگرام سوئیچ MZI.



شکل ۲: پیاده‌سازی گیت فیمنان مبتنی بر سوئیچ MZI.

جدول ۱: صحت سوئیچ MZI.

A	B	Barport A.B	Cross port A.B'
۰	۰	۰	۰
۰	۱	۰	۰
۱	۰	۰	۱
۱	۱	۱	۰

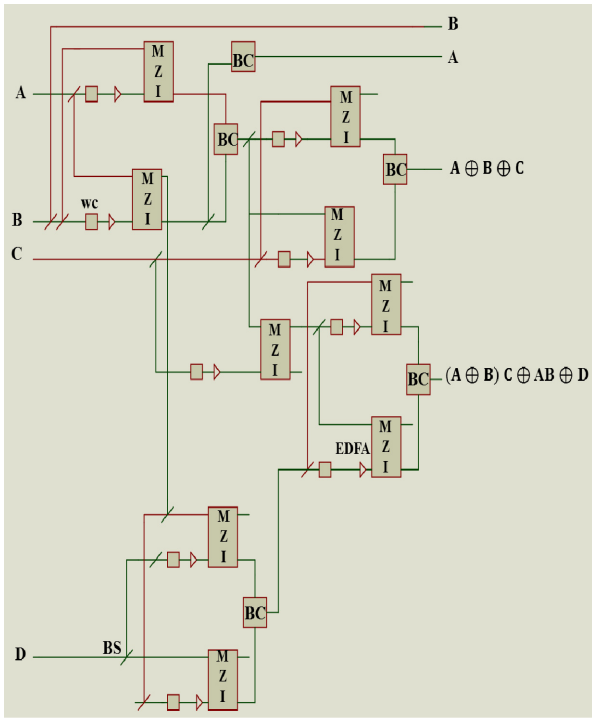
سیگنال کنترل به یکی از SOAها می‌رسد، موجب تغییر در ضریب شکست آن SOA می‌شود. این تغییر ضریب شکست موجب شیف‌فازی در سیگنال عبوری از SOA می‌شود. در نتیجه سیگنال ورودی به پورت دیگر که پورت بار نام دارد سوئیچ می‌شود. این روش بر مبنای مدولاسیون فاز متقابل است که یک اثر خطی نور است. شکل ۱ ساختار یک سوئیچ MZI و بلوک دیاگرام آن را نشان می‌دهد. اگر ما حضور سیگنال نوری را منطق ۱ و عدم حضور آن را منطق ۰ در نظر بگیریم، صحت این سوئیچ به صورت جدول ۱ نشان داده می‌شود.

۳-۱ گیت برگشت‌پذیر تمام‌نوری فیمنان

گیت فیمنان یک گیت برگشت‌پذیر 2×2 است که در آن سیگنال نوری تابیده‌شده به ورودی A از طریق تقسیم‌کننده سیگنال (BS) به دو قسمت مساوی تقسیم می‌شود. یک قسمت آن به عنوان سیگنال ورودی به سوئیچ بالایی و قسمت دیگر آن به عنوان سیگنال کنترل به سوئیچ پایینی وارد می‌گردد. به طور مشابه سیگنال نوری ورودی به ورودی B به دو سوئیچ مطابق شکل ۲ متصل می‌شود. خروجی‌های سوئیچ‌ها برای تحقق توابع خروجی گیت فیمنان توسط دو ترکیب‌کننده به هم می‌پیوندند. گیت فیمنان دارای هزینه نوری ۲ و تأخیر Δ می‌باشد [۸]، [۱۰]، [۲۸] و [۲۹].

۳-۲ گیت برگشت‌پذیر تمام‌نوری فیمنان دوبل

فیمنان دوبل یک گیت 3×3 می‌باشد که پیاده‌سازی تمام‌نوری آن در شکل‌های ۲ و ۳ نشان داده شده است. در این گیت تمام‌نوری از ۴ عدد



شکل ۵: پیاده‌سازی تمام‌نوری گیت برگشت‌پذیر HNG.

جدول ۴: درستی گیت برگشت‌پذیر تمام‌نوری NFT.

A	B	C	D	E	F
۰	۰	۰	۰	۰	۰
۰	۰	۱	۰	۱	۱
۰	۱	۰	۱	۰	۰
۰	۱	۱	۱	۰	۱
۱	۰	۰	۱	۱	۱
۱	۰	۱	۱	۱	۰
۱	۱	۰	۰	۱	۱
۱	۱	۱	۰	۰	۱

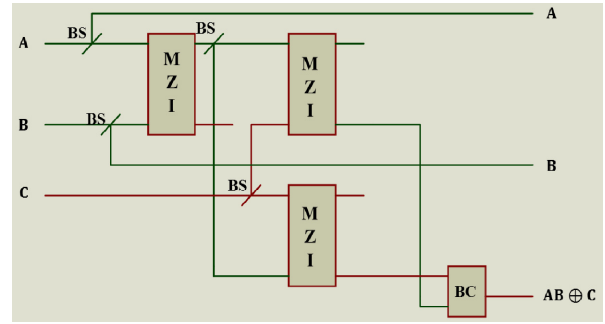
استفاده شده که هزینه نوری این گیت ۹ و تأخیر آن برابر 3Δ می‌باشد. شکل ۵ پیاده‌سازی تمام‌نوری گیت برگشت‌پذیر تمام‌نوری HNG و جدول ۳، درستی آن را نشان می‌دهد [۸].

۴- طراحی سه گیت برگشت‌پذیر جدید

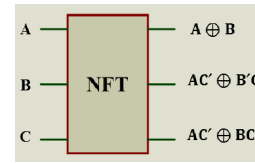
در این بخش، سه گیت برگشت‌پذیر تمام‌نوری جدید را با استفاده از تکنولوژی‌های موجود در این زمینه طراحی نموده‌ایم.

۴-۱ پیاده‌سازی گیت برگشت‌پذیر تمام‌نوری NFT

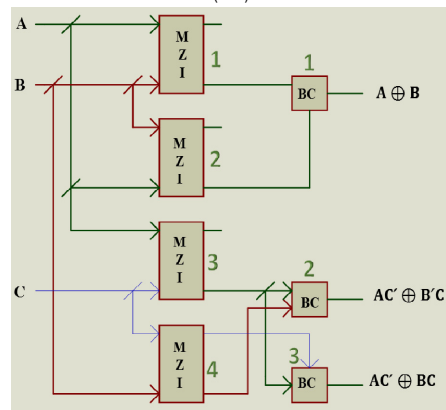
NFT یک گیت برگشت‌پذیر جامع و در عین حال 3×3 می‌باشد که بردار ورودی آن را که به صورت $I_V = (A.B.C)$ است، به بردار خروجی $O_V = (A \oplus B.B'C \oplus AC'.BC \oplus AC')$ می‌نگارد. می‌توان از این گیت در طراحی فلیپ‌فلاپ‌ها و دیکودرها و دیگر مدارهای منطقی برگشت‌پذیر استفاده نمود. در طراحی آن از ۴ عدد سوئیچ MZI، ۶ عدد تقسیم‌کننده سیگنال و ۳ عدد ترکیب‌کننده سیگنال استفاده شده است. هزینه نوری این گیت ۴ و تأخیر آن 1Δ می‌باشد. در شکل ۶ بلوک دیاگرام و مدار داخلی گیت تمام‌نوری NFT آمده و جدول ۴ نیز درستی این گیت را نشان می‌دهد. لازم به ذکر است که نسخه کوانتومی این گیت نیز طراحی شده است.



شکل ۶: پیاده‌سازی تمام‌نوری گیت برگشت‌پذیر تافلی.



(الف)



(ب)

شکل ۶: گیت برگشت‌پذیر NFT، (الف) بلوک دیاگرام و (ب) مدار داخلی.

جدول ۳: درستی گیت تمام‌نوری برگشت‌پذیر HNG.

ورودی‌ها				خروجی‌ها			
A	B	C	D	P	Q	R	S
۰	۰	۰	۰	۰	۰	۰	۰
۰	۰	۰	۱	۰	۰	۰	۱
۰	۰	۱	۰	۰	۰	۱	۰
۰	۰	۱	۱	۰	۰	۱	۰
۰	۱	۰	۰	۱	۱	۱	۱
۰	۱	۰	۱	۰	۱	۱	۱
۰	۱	۱	۰	۰	۱	۰	۱
۰	۱	۱	۱	۰	۱	۰	۱
۱	۰	۰	۰	۱	۰	۱	۰
۱	۰	۰	۱	۱	۰	۱	۱
۱	۰	۱	۱	۱	۰	۰	۰
۱	۱	۰	۰	۱	۱	۰	۱
۱	۱	۰	۱	۱	۱	۰	۰
۱	۱	۱	۰	۱	۱	۱	۱
۱	۱	۱	۱	۱	۱	۱	۰

$(A \oplus B \oplus C)$ و $(A \oplus B)C \oplus AB \oplus D$ است. در ساخت این گیت از ۹ عدد سوئیچ MZI، ۵ عدد ترکیب‌کننده سیگنال، ۱۳ عدد تقسیم‌کننده سیگنال، ۹ عدد مبدل طول موج و ۹ عدد تقویت‌کننده سیگنال EDFA

جدول ۵: درستی گیت برگشت‌پذیر تمام‌نوری SRK.

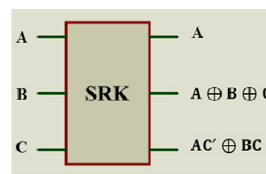
A	B	C	D	Q	R
۰	۰	۰	۰	۰	۰
۰	۰	۱	۰	۱	۱
۰	۱	۰	۰	۱	۰
۰	۱	۱	۰	۰	۱
۱	۰	۰	۱	۱	۰
۱	۰	۱	۱	۰	۰
۱	۱	۰	۱	۰	۱
۱	۱	۱	۱	۱	۱

می‌باشد و بردار ورودی آن را که به فرم $I_V = (A.B.C)$ است به بردار خروجی $O_V = (A.A \oplus B \oplus C.A')C \oplus AB$ می‌نگارد. در طراحی آن از ۵ سوئیچ MZI، ۶ تقسیم‌کننده سیگنال و ۳ ترکیب‌کننده سیگنال استفاده شده است. هزینه نوری این گیت ۵ و تأخیر آن 2Δ می‌باشد. می‌توان از این گیت در طراحی تمام تفریق‌کننده‌ها، فلیپ‌فلاپ‌ها، مالتی‌پلکسرها و شیفت رجیسترها استفاده نمود. شکل ۷ بلوک دیاگرام و مدار داخلی گیت تمام‌نوری SRK و جدول ۵ درستی این گیت را نشان می‌دهد. لازم به ذکر می‌باشد که نسخه کوانتومی این گیت نیز طراحی گردیده است. در پاراگراف‌های بعدی در مورد طراحی و شیوه عملکرد این گیت توضیح داده شده است.

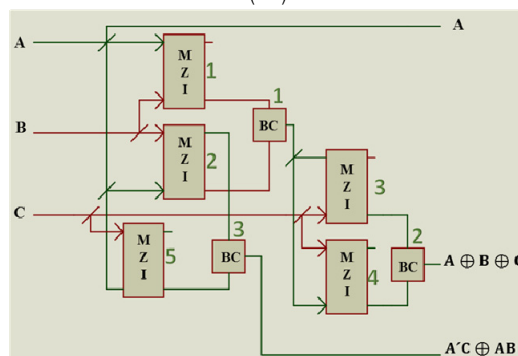
برای تحقق خروجی اول یعنی A از یک عدد تقسیم‌کننده سیگنال استفاده شده که سیگنال A را در خروجی کپی کند.

برای تحقق خروجی دوم $(A \oplus B \oplus C)$ ابتدا باید $A \oplus B$ را بسازیم که برای تحقق آن به دو سوئیچ نیاز است. سوئیچ ۱ وظیفه تولید سیگنال AB' را دارد؛ زیرا سیگنال A به ورودی اول و سیگنال B به ورودی دوم این سوئیچ اعمال شده است. سوئیچ ۲ نیز وظیفه تولید سیگنال AB' را دارد؛ زیرا سیگنال B به ورودی اول و سیگنال A به ورودی دوم این سوئیچ اعمال شده است. حال این دو سیگنال توسط ترکیب‌کننده سیگنال ۱ ترکیب و سیگنال $A \oplus B$ ساخته می‌شود. حال برای تولید خروجی نهایی به دو سوئیچ دیگر نیاز است. سوئیچ ۳ وظیفه تولید سیگنال $(A \oplus B)C'$ را دارد؛ زیرا سیگنال $A \oplus B$ به ورودی اول و سیگنال C به ورودی دوم این سوئیچ اعمال شده است. سوئیچ ۴ نیز وظیفه تولید سیگنال $(A \oplus B)C$ را دارد؛ زیرا سیگنال C به ورودی اول و سیگنال $A \oplus B$ به ورودی دوم این گیت اعمال شده است. نهایتاً این دو سیگنال تولیدشده، توسط ترکیب‌کننده ۲ با یکدیگر جمع گردیده و خروجی دوم $(A \oplus B \oplus C)$ تحقق می‌یابد.

برای تحقق خروجی سوم $A'C \oplus AB$ باز هم با نگاه اول نیازمند دو سوئیچ برای پیاده‌سازی تابع XOR هستیم؛ اما اگر فرایند ساده‌سازی را انجام دهیم به عبارت منطقی $A'C \oplus AB$ خواهیم رسید. در نتیجه تعداد سوئیچ کم می‌گردد که خود باعث کاهش هزینه نوری و پیچیدگی مدار می‌شود. حال برای تحقق سیگنال AB می‌توان از خروجی اول سوئیچ ۱ یا از خروجی اول سوئیچ ۲ استفاده کرد؛ زیرا ورودی‌های هر دو سوئیچ مذکور سیگنال‌های A و B هستند. در این طراحی برای تشکیل ترشدن طراحی از ورودی اول سوئیچ ۲ استفاده شده است. حال برای تحقق سیگنال $A'C$ مجبور به اضافه کردن سوئیچ ۵ به مدار هستیم؛ به طوری که سیگنال نوری C به ورودی اول و سیگنال نوری A به ورودی دوم این سوئیچ اعمال شود. حال کافی است که سیگنال‌های AB و $A'C$ به وسیله ترکیب‌کننده ۳ با هم جمع شوند تا خروجی سوم مدار تحقق یابد.



(الف)



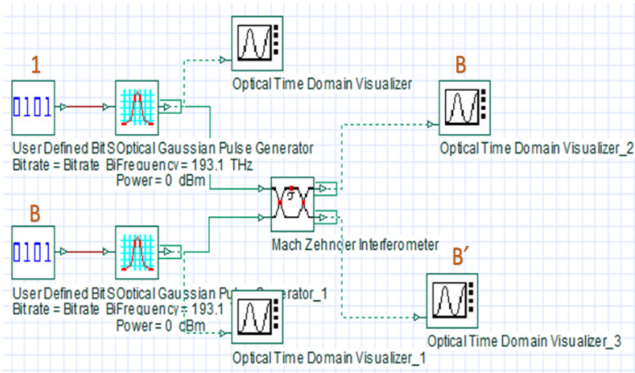
(ب)

شکل ۷: گیت برگشت‌پذیر تمام‌نوری SRK، (الف) بلوک دیاگرام و (ب) مدار داخلی.

برای تحقق خروجی $A \oplus B$ حداقل به ۲ عدد سوئیچ MZI نیاز است. سوئیچ ۱ وظیفه تولید سیگنال AB' را دارد؛ زیرا سیگنال A به ورودی اول و سیگنال B به ورودی دوم این سوئیچ اعمال شده است. سوئیچ ۲ وظیفه تولید سیگنال $A'B$ را دارد؛ زیرا سیگنال B به ورودی اول و سیگنال A به ورودی دوم این سوئیچ اعمال شده است. حال توسط ترکیب‌کننده شماره ۱ این دو سیگنال با هم جمع شده و خروجی $A \oplus B$ تحقق می‌یابد. در نگاه اول برای تحقق خروجی $A'C \oplus AB$ ، ۴ عدد سوئیچ نیاز است؛ زیرا برای به دست آوردن هر کدام از سیگنال‌های AC' و BC' به یک عدد سوئیچ و برای تحقق تابع XOR بین دو سیگنال به دو عدد سوئیچ نیاز است. اما کار جدید و جالبی که در این طرح جدید انجام شده است، ساده‌سازی تابع $A'C \oplus AB$ بوده که در نهایت به تابع $A'C \oplus BC$ رسیدیم. در واقع تعداد سوئیچ‌ها از ۴ عدد به ۲ عدد کاهش پیدا کرده و در نتیجه هزینه نوری نیز ۲ واحد کاهش یافته است. سوئیچ ۳ وظیفه تولید سیگنال $A'C$ را دارد؛ زیرا سیگنال A به ورودی اول و سیگنال C به ورودی دوم این سوئیچ اعمال شده است. سوئیچ ۴ وظیفه تولید سیگنال $B'C$ را دارد؛ زیرا سیگنال C به ورودی اول و سیگنال B به ورودی دوم این سوئیچ اعمال شده است. در نهایت این دو سیگنال توسط یک ترکیب‌کننده سیگنال ۲ با یکدیگر جمع و خروجی $A'C \oplus BC$ تولید می‌شود. برای تحقق خروجی $A'C \oplus BC$ نیز همانند خروجی دوم، پس از ساده‌سازی به عبارت $BC \oplus AC$ رسیدیم و باعث کاهش تعداد سوئیچ‌ها شد که خود در کاهش هزینه نوری این گیت مفید بود. سوئیچ ۳ نقش تولید سیگنال $A'C$ را دارد که البته در مرحله قبل برای تولید خروجی دوم، این سیگنال تولید شده بود و فقط برای کپی گرفتن از این سیگنال از یک عدد تقسیم‌کننده سیگنال استفاده شده است. حال برای تولید سیگنال BC از خروجی اول سوئیچ ۴ استفاده شده است؛ زیرا ورودی‌های آن سیگنال‌های B و C هستند. حال توسط ترکیب‌کننده ۳ این دو سیگنال با یکدیگر ترکیب می‌شوند و خروجی سوم تحقق می‌یابد.

۴-۲ پیاده‌سازی گیت برگشت‌پذیر تمام‌نوری SRK

در این قسمت، پیاده‌سازی گیت برگشت‌پذیر تمام‌نوری SRK برای اولین بار آورده شده است. SRK یک گیت جامع برگشت‌پذیر تمام‌نوری



شکل ۱۰: شبیه‌سازی گیت برگشت‌پذیر تمام‌نوری NOT.

جدول ۶: درستی گیت برگشت‌پذیر تمام‌نوری MPG. (در متن ارجاع ندارد)

A	B	C	D	Q	R
۰	۰	۰	۰	۰	۰
۰	۰	۱	۰	۰	۱
۰	۱	۰	۰	۱	۰
۰	۱	۱	۰	۱	۱
۱	۰	۰	۱	۱	۱
۱	۰	۱	۱	۱	۰
۱	۱	۰	۱	۰	۰
۱	۱	۱	۱	۰	۱

۵- شبیه‌سازی چند گیت برگشت‌پذیر نوری

در این قسمت با استفاده از نرم‌افزار اپتی‌سیستم، شبیه‌سازی گیت‌های برگشت‌پذیر تمام‌نوری را با استفاده از سوئیچ MZI انجام داده‌ایم.

۵-۱ شبیه‌سازی گیت برگشت‌پذیر تمام‌نوری NOT

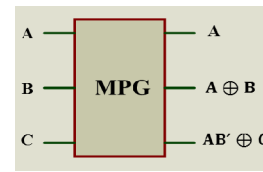
برای تحقق گیت NOT کافی است تا مطابق شکل ۹، ورودی اول سوئیچ MZI را سیگنال ثابت ۱ بدهیم تا در خروجی دوم، متمم سیگنال ورودی دوم را مشاهده کنیم.

شکل ۱۰ شبیه‌سازی گیت برگشت‌پذیر NOT را نشان می‌دهد که در آن از یک سوئیچ MZI استفاده گردیده است؛ در حالی که به ورودی بالایی این سوئیچ مقدار ثابت ۱ داده شده است. به ورودی دوم، یک سیگنال دلخواه (که قرار است متمم آن گرفته شود) داده شده است. طبق شکل ۱۱ که شکل موج‌های ورودی و خروجی این شبیه‌سازی را نشان می‌دهد در خروجی بالایی، خود سیگنال و در خروجی پایینی، متمم آن را مشاهده می‌کنیم. توجه شود که محور افقی، بیان‌کننده زمان و محور عمودی بیان‌کننده توان سیگنال است.

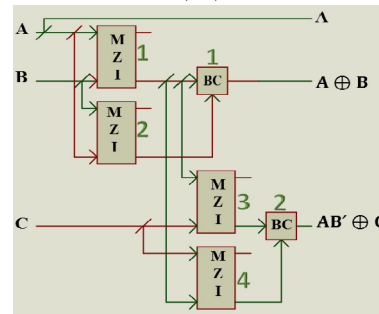
با توجه به شکل ۱۱ می‌توان دریافت که در شکل ۱۱-د در بازه زمانی ۵۰۰ تا ۷۰۰ پیکوفاراد مقدار توان سیگنال ۰۰ می‌باشد در حالیکه در شکل ۱۱-ب در این بازه ی زمانی مقدار سیگنال ورودی برابر ۱۱ می‌باشد. و در بازه‌ی زمانی ۷۰۰ تا ۹۰۰ پیکو در ۱۱-د مقدار سیگنال برابر ۱۱ می‌باشد در حالیکه در شکل ۱۱-ب برابر ۰۰ می‌باشد. بنابراین عدد ۰۰۱۱ تبدیل به عدد ۱۱۰۰ گردیده است.

۵-۲ شبیه‌سازی گیت برگشت‌پذیر تمام‌نوری فردکین

در شکل ۲ پیاده‌سازی گیت برگشت‌پذیر تمام‌نوری فیمنان توضیح داده شده و شبیه‌سازی این گیت در شکل ۱۲ آمده است. ورودی‌های تست اعمال شده به مدار به فرم $A = (0011)$ ، $B = (0101)$ و $C = (1110)$

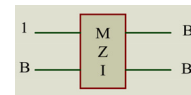


(الف)



(ب)

شکل ۸: گیت برگشت‌پذیر تمام‌نوری MPG، (الف) بلوک دیاگرام و (ب) مدار داخلی.



شکل ۹: گیت برگشت‌پذیر تمام‌نوری NOT.

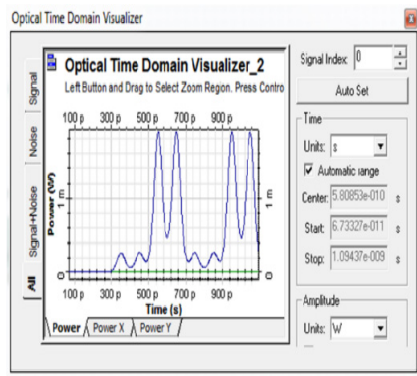
۴-۳ پیاده‌سازی گیت برگشت‌پذیر تمام‌نوری MPG

در این قسمت، پیاده‌سازی گیت برگشت‌پذیر تمام‌نوری MPG برای اولین بار آمده است. MPG یک گیت جامع و 3×3 است که در حقیقت اصلاح‌شده گیت پرس می‌باشد که سه ورودی A ، B و C را به ترتیب به خروجی‌های A ، $A \oplus B$ و $AB' \oplus C$ می‌نگارد. در طراحی آن از ۴ سوئیچ MZI، ۶ تقسیم‌کننده سیگنال و ۲ ترکیب‌کننده سیگنال استفاده شده که هزینه نوری این گیت ۴ و تأخیر آن 2Δ می‌باشد. شکل ۸ بلوک دیاگرام و مدار داخلی گیت تمام‌نوری MPG را نشان می‌دهد. لازم به ذکر است که نسخه کوانتومی این گیت نیز طراحی شده است. در پاراگراف‌های بعدی در مورد طراحی و شیوه عملکرد این گیت توضیح داده شده است.

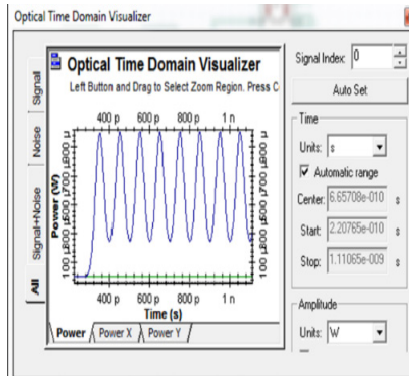
برای تحقق خروجی اول یعنی A از یک تقسیم‌کننده سیگنال استفاده گردیده که سیگنال A را در خروجی کپی کند.

برای تحقق خروجی دوم $A \oplus B$ حداقل به دو سوئیچ MZI نیاز است. سوئیچ ۱ وظیفه تولید سیگنال AB' را دارد؛ زیرا سیگنال A به ورودی اول و سیگنال B به ورودی دوم این سوئیچ اعمال شده است. سوئیچ ۲ وظیفه تولید سیگنال AB' را دارد؛ زیرا سیگنال B به ورودی اول و سیگنال A به ورودی دوم این سوئیچ اعمال شده است. حال توسط ترکیب‌کننده ۱ این دو سیگنال با یکدیگر جمع گردیده و خروجی $A \oplus B$ تحقق می‌یابد.

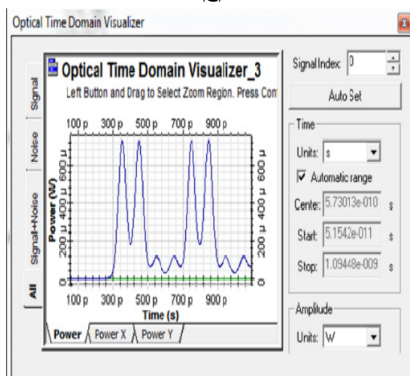
برای تحقق خروجی سوم نیازمند اضافه کردن دو سوئیچ به مدار هستیم. برای به دست آوردن سیگنال AB' نیازی به اضافه کردن سوئیچ جدید نیست؛ زیرا خروجی دوم سوئیچ ۱ این سیگنال را تولید می‌کند و کافی است توسط یک عدد تقسیم‌کننده سیگنال نوری، یک کپی از این سیگنال گرفته شود. سوئیچ ۳ وظیفه تولید سیگنال $A'BC'$ را دارد؛ زیرا سیگنال AB' به ورودی اول و سیگنال C به ورودی دوم این سوئیچ اعمال شده است. سوئیچ ۴ وظیفه تولید سیگنال $(A'B)C$ را دارد؛ زیرا سیگنال C به ورودی اول و سیگنال AB' به ورودی دوم این سوئیچ اعمال شده است. حال توسط ترکیب‌کننده ۲، سیگنال‌های $A'BC'$ و $(A'B)C$ با یکدیگر جمع گردیده و خروجی سوم $A'B \oplus C$ تحقق می‌یابد (جدول ۶).



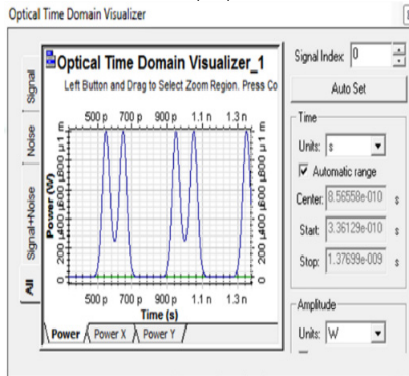
(ج)



(الف)

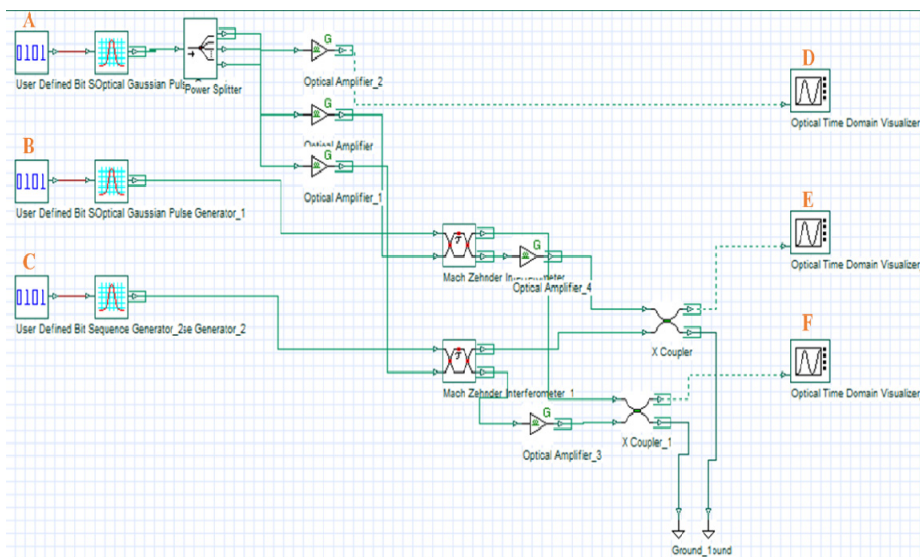


(د)



(ب)

شکل ۱۱: (الف) ورودی بالایی (۱۱۱۱)، (ب) ورودی پایینی (۰۰۱۱)، (ج) خروجی بالایی (۰۰۱۱) و (د) خروجی پایینی (۱۱۰۰).



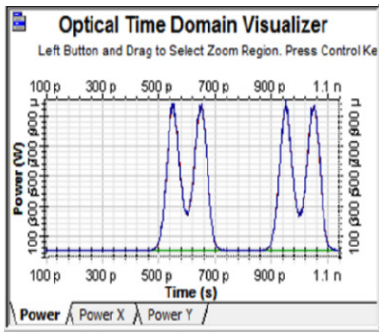
شکل ۱۲: شبیه‌سازی گیت برگشت‌پذیر تمام‌نوری فردکین.

شده که ورودی‌های تست اعمال شده به مدار به صورت $I_1 = (0011)$ ، $I_2 = (0101)$ و $I_3 = (0110)$ می‌باشند و خروجی تولیدشده نیز به صورت $Y = (0110)$ است. با ملاحظه ورودی‌ها و خروجی به دست آمده می‌بینیم هنگامی که $S = 0$ است، در خروجی از بیت‌های I_1 و وقتی $S = 1$ است، از بیت‌های I_2 انتخاب گردیده است و در نتیجه متوجه می‌شویم که شبیه‌سازی این مدار به طور کامل و صحیح صورت گرفته است. شکل ۱۵ نتایج شبیه‌سازی ماتری پلکسر برگشت‌پذیر تمام‌نوری را نشان می‌دهد. در این شبیه‌سازی از یک عدد تقویت‌کننده EDFA استفاده گردیده تا افت توان خروجی دوم سوئیچ MZI بالایی در شبیه‌سازی را جبران کند.

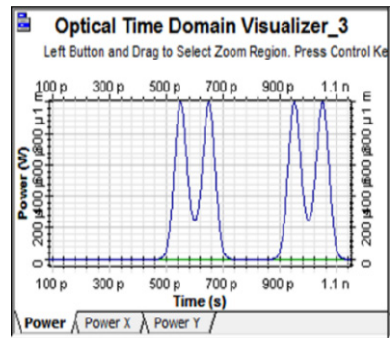
و خروجی‌های تولیدشده نیز به صورت $D = (0011)$ ، $E = (0110)$ و $F = (1101)$ هستند. در نتیجه با بررسی این نتایج متوجه می‌شویم که شبیه‌سازی این مدار به طور کامل و صحیح صورت گرفته است. شکل ۱۳ نتایج شبیه‌سازی گیت برگشت‌پذیر تمام‌نوری فردکین را نشان می‌دهد. در این طراحی از ۴ تقویت‌کننده EDFA استفاده گردیده تا افت توان ناشی از تقسیم‌کننده‌های نوری و خروجی‌های دوم سوئیچ‌های MZI را جبران کند.

۳-۵ شبیه‌سازی ماتری پلکسر برگشت‌پذیر تمام‌نوری

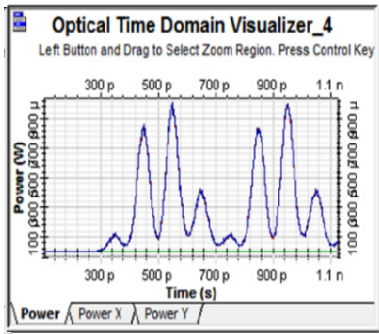
شبیه‌سازی ماتری پلکسر برگشت‌پذیر تمام‌نوری در شکل ۱۴ نشان داده



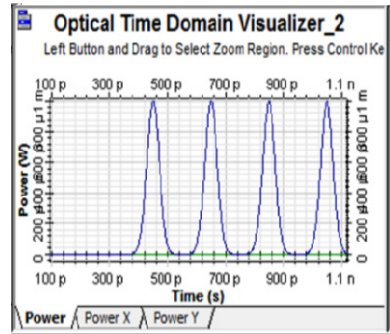
(د)



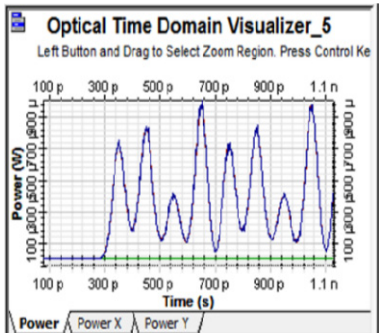
(الف)



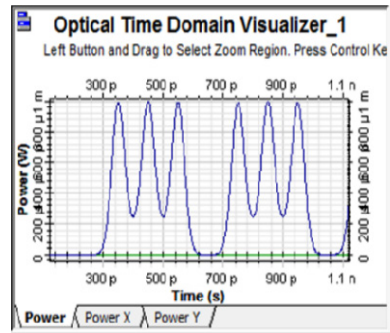
(ه)



(ب)

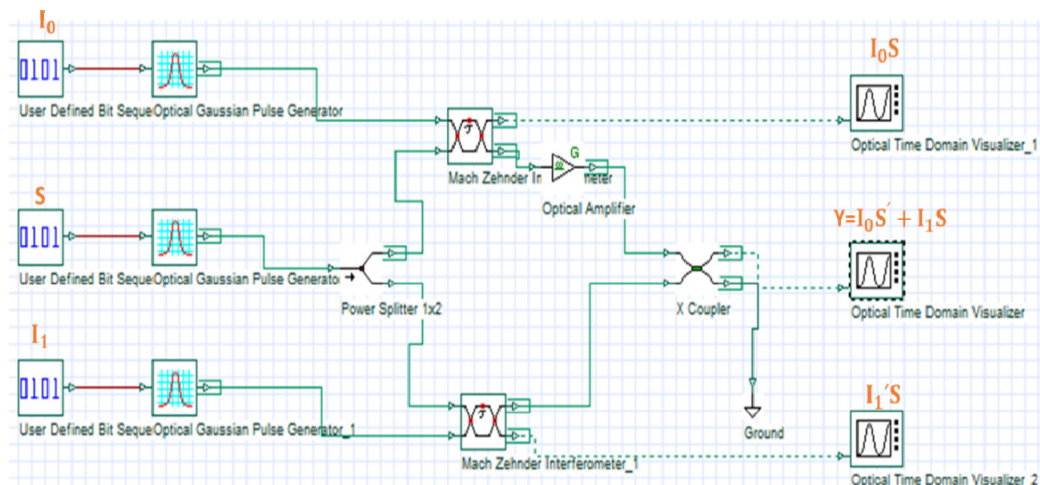


(و)



(ج)

شکل ۱۳: ورودی‌ها و خروجی‌های گیت برگشت‌پذیر تمام‌نوری فردکین، (الف) ورودی A (۰۰۱۱)، (ب) ورودی B (۰۱۰۱)، (ج) ورودی C (۱۱۱۰)، (د) خروجی D (۰۰۱۱)، (ه) خروجی E (۰۱۱۰) و (و) خروجی F (۱۱۰۱).



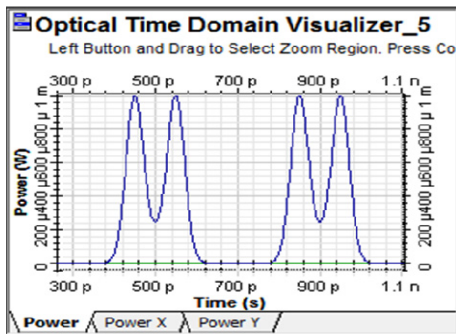
شکل ۱۴: شبیه‌سازی مالتی‌پلکسر ۲×۱ برگشت‌پذیر تمام‌نوری.

۶- مقایسه

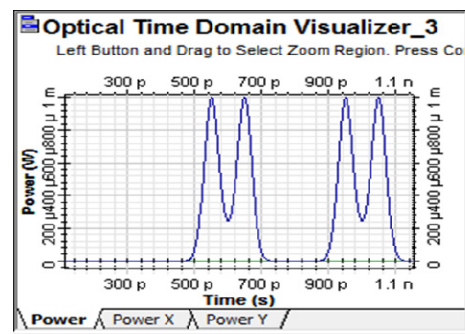
در جدول ۷ گیت‌های طراحی‌شده از نظر هزینه کوانتومی و تأخیر با گیت‌های قبلی انجام‌شده در این زمینه مقایسه گردیده که نشان از برتری کار انجام‌شده در این مقاله است.

۷- جمع‌بندی و پیشنهادهای آتی

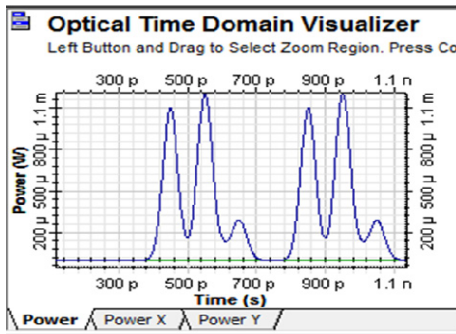
در این پژوهش، گیت‌های برگشت‌پذیر تمام‌نوری که توسط سوئیچ MZI پیاده‌سازی شده‌اند معرفی گردیده است. این گیت‌های پایه در چند مورد از جمله هزینه نوری و تأخیر مقایسه شده‌اند. پیاده‌سازی تمام‌نوری



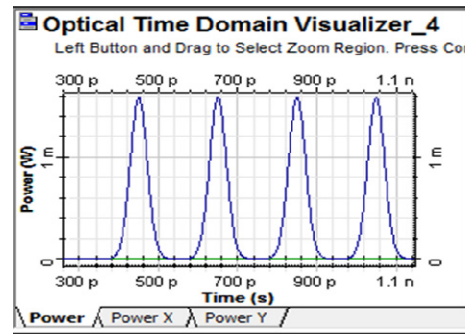
(ج)



(الف)



(د)



(ب)

شکل ۱۵: ورودی و خروجی‌های گیت برگشت‌پذیر تمام‌نوری فیمنان، (الف) ورودی I (۰۰۱۱)، (ب) ورودی S (۰۱۰۱)، (ج) ورودی I (۰۱۱۰) و (د) خروجی Y (۰۱۱۰).

مشکل تضعیف سیگنال خروجی ادوات نوری مورد استفاده در طراحی و شبیه‌سازی است که یک چالش بزرگ می‌باشد؛ زیرا در طراحی‌هایی که کمی پیچیده‌تر هستند این مشکل بیشتر بروز می‌کند.

مراجع

- [1] R. C. Merkle, "Reversible electronic logic using switches," *Nanotechnology*, vol. 4, no. 1, Article ID: 21-134, Jan. 1993.
- [2] I.J.R.i.c.a. Present, *Cramming Mmore Components onto Integrated Circuits*, 2000.
- [3] R. W. Keyes and R. Landauer, "Development, minimal energy dissipation in logic," *IBM Journal of Research and Development*, vol. 14, no. 2, pp. 152-157, Mar. 1970.
- [4] R. Landauer, "Irreversibility and heat generation in the computing process," *IBM J. of Research and Development*, vol. 5, no. 3, pp. 183-191, 14-18 Jul. 1961.
- [5] T. Toffoli, "Reversible computing," in *Proc. Automata, Languages and Programming: Seventh Colloquium Noordwijkerhout*, vol. 7, pp. 632-644. Springer Berlin Heidelberg, July. 1980.
- [6] R. Bennett, "Logical reversibility of computation," *IBM journal of Research and Development*, vol. 17, no. 6, 525-532, Nov. 1973.
- [7] R. Bennett, "Notes on the history of reversible computation," *IBM Journal of Research and Development*, vol. 32, no. 1, pp. 16-23, Jan./Mar. 2000.
- [8] R. Chauhan and J. Kedia, "A review on MZI based all optical reversible gates," 2017.
- [9] S. Amoldeep and D. Divya, "Implementing all-optical new reversible gate using SOA-MZI architecture," *Indian J. of Science and Technology*, vol. 9, no. 40, pp.191-198, Oct. 2016.
- [10] M. Ashis Kumar, "Full-optical Mach-Zehnder interferometer-based discrete Fourier transform," *Journal of Optics*, vol. 48, no. 2, pp. 252-261, Jun. 2019.
- [11] C. Taraphdar, et al., "Mach-Zehnder interferometer-based all-optical reversible logic gate," *Optics & Laser Technology*, vol. 42, no. 2, 249-259, Mar. 2010.
- [12] S. M. Mirzadeh and P. Asghari, "Fault-tolerant quantum reversible full adder/subtractor: Design and implementation," *Optik*, vol. 1, no. 253, pp. 168-543, Mar. 2022.
- [13] M. K. Thomsen, et al., "Reversible arithmetic logic unit for quantum arithmetic," *Journal of Physics A: Mathematical and Theoretical*, vol. 43, no. 38, 382-002, Aug. 2010.
- [14] S. A. Cuccaro, et al., *A New Quantum Ripple-Carry Addition Circuit*, arXiv preprint quant-ph, 0410184, Octo. 2004.

جدول ۷: مقایسه گیت‌های طراحی شده با گیت‌های قبلی انجام‌شده از نظر هزینه نوری و تأخیر.

گیت‌های برگشت‌پذیر تمام‌نوری	هزینه نوری	تأخیر
Feynman	۲	۱۸
Toffoli	۳	۲۸
Fredkin	۲	۱۸
Press	۴	۲۸
PNOR GATE	۲	۱۸
TNOR GATE	۲	۱۸
NEW GATE	۵	۲۸
HNG	۴	۳۸
ORG-I and ORG-II	۳	۱۸
NR	۸	۲۸
The design of NFT	۴	۱۸
The design of SRK	۵	۲۸
The design of MPG	۴	۲۸

گیت‌های برگشت‌پذیر از این جهت که اساس سیستم‌های محاسبات نوری آینده را تشکیل می‌دهد دارای اهمیت زیادی است. مدارهای منطقی‌ای که در کامپیوترهای نوری برای انجام محاسبات ریاضی و منطقی استفاده می‌شوند به صورت اتصال سری گیت‌های برگشت‌پذیر طراحی می‌شوند. عملکرد سوئیچ MZI با توجه به توابع خروجی‌اش در مدار به صورت یک سوئیچ در نظر گرفته شده است. کارهایی که در ادامه این کار و در راستای شبیه‌سازی پیشنهاد می‌شود عبارتند از: (۱) شبیه‌سازی فلیپ‌فلاپ‌ها که چالش بزرگ این شبیه‌سازی، فیدبک‌گرفتن از خروجی سوئیچ‌ها برای ساختن لچ است؛ زیرا در ابتدای کار نمی‌توان خروجی‌های Q و Q' را مقادری اولیه کرد. (۲) برطرف کردن اعوجاج سیگنال‌های خروجی المان‌ها در شبیه‌سازی مدارهایی که در آنها از چند طبقه سوئیچ MZI استفاده شده است؛ زیرا در صورت وجود اعوجاج در سیگنال‌های خروجی هر طبقه، خروجی نهایی مورد نظر در طبقه آخر تولید نمی‌شود. (۳) رفع

- [28] K. Bordoloi, T. Therasal, and S. Prince, "Design of all optical reversible logic gates," in *Proc. Int. Conf., Communications and Signal Processing, ICCSP'14*, pp. 1583-1588, Melmaruvathur, India, 3-5 Apr. 2014.
- [29] A. Vijayasri and B. M. Krishna, *SoA Based Carry Lookahead Adder Using Reversible MZI*, 2016.
- [30] P. Dutta, *Implementation and Synthesis of Reversible Logic Using MZI Switches*, Ph.D. Dissertation, Indian Institute of Engineering Science and Technology, Shibpur, India, Apr. 2015.
- [15] S. D. Thabab and P. Saha, "Low quantum cost realization of reversible binary-coded-decimal adder," *Procedia Computer Science*, vol. 1, no. 167, pp. 1437-43, January. 2020.
- [16] S. Kotiyal, H. Thapliyal, and N. Ranganathan, "Mach-Zehnder interferometer based design of all optical reversible binary adder," in *Proc. of the Conf. on Design, Automation and Test in Europe*, pp. 721-726, Dresden, Germany, 12-16 Mar. 2012.
- [17] S. A. Moldeep, D.J.I.J.o.S. Divya, and Technology, "Implementing all-optical new reversible gate using SOA-MZI architecture," *Indian Journal of Science and Technology*, vol. 9, no. 40, Pages: 1-9, Oct. 2016.
- [18] M. Zhang, *et al.*, "Design and analysis of all-optical XOR gate using SOA-based Mach-Zehnder interferometer," *Optics Communications*, vol. 223, no. 4-6, 301-308, Aug. 2003.
- [19] S. Roy, *et al.*, "All-optical reversible logic gates with optically controlled bacteriorhodopsin protein-coated microresonators," *Advances in Optical Technologies*, vol. 2012, Article ID 727206, 12 pp, Jun. 2012.
- [20] S. Nivedita and R. Goyal, "All-optical decoder/demultiplexer with enable using SOA based Mach-Zehnder interferometers," in *Proc. 6th Int. Conf. on Signal Processing and Integrated Networks, SPIN'19*, pp. 780-784, Noida, India, 7-8 Mar. 2019.
- [21] R. Jindal and D. Ruhela, "All-optical N-bit multiplier design using Mach-Zehnder interferometer," in *Proc. 2nd Int. Conf. for Emerging Technology, INCET'21*, 8 pp., Belagavi, India, 21-23 May 2021.
- [22] T. Chattopadhyay and D. K. Gayen, "Optical half and full adders using the nonlinear Mach-Zehnder interferometer," *Journal of Optics*, vol. 50, pp. 314-321, Jun. 2021.
- [23] N. Sukhender, P. Mittal, and S. Kaur, "Design of all-optical D flipflop using SOA-MZI architecture," in *Proc. Int. Conf. on Artificial Intelligence and Smart Systems, ICAIS'21*, pp. 1657-1662, Coimbatore, India, 25-27 Mar. 2021.
- [24] A. Johari, B. Kaushik, A. Bhatnagar, P. Dubey, and S. Naithani, "Implementation of Mach Zehnder modulator based all optical gates," *Novel Optical Systems, Methods, and Applications XXII*, vol. 11105, pp. 130-137, SPIE, Sept. 2019.
- [25] S. Saha and S. Mukhopadhyay, "All optical frequency encoded quaternary memory unit using symmetric configuration of MZI-SOA," *Optics & Laser Technology*, vol. 131, no. 1, pp.106-386, Nov. 2020
- [26] A. Poustie and K. Blow, "Demonstration of an all-optical Fredkin gate," *Optics Communications*, vol. 174, no. 1-4, pp. 317-320, Jan. 2000.
- [27] N. Kostinski, M. P. Fok, and P. R. J. O. L. Prucnal, "Experimental demonstration of an all-optical fiber-based Fredkin gate," *Optics letters*, vol. 34, no. 18, pp. 2766-2768, Sept. 2009.
- یاسر سهرابی** مدارک کارشناسی و کارشناسی ارشد مهندسی برق الکترونیک را در دانشگاه بین المللی امام رضا (ع) در سال‌های ۱۳۹۱ و ۱۳۹۷ دریافت کرد. وی در مقطع دکترای مهندسی برق-الکترونیک در سال ۱۳۹۸ در دانشگاه صنعتی سجاد مشهد پذیرفته شد. زمینه‌های پژوهشی فعلی او دروازه‌های منطقی برگشت‌پذیر و مبدل‌های داده آنالوگ به دیجیتال و مدارات مجتمع آنالوگ می‌باشد.
- منیره هوشمند** در سال‌های ۱۳۸۴، ۱۳۸۶ و ۱۳۹۰ به ترتیب مدارک کارشناسی، کارشناسی ارشد و دکترای مهندسی برق را از دانشگاه فردوسی مشهد دریافت کرد. در سال ۱۳۹۰ به عنوان استادیار به گروه مهندسی برق دانشگاه بین‌المللی امام رضا (ع) پیوست. او در سال ۱۳۹۷ دانشیار شد. علایق تحقیقاتی او شامل رمزنگاری کوانتومی، تصحیح خطای کوانتومی، سنتز کوانتومی، گیت‌های برگشت‌پذیر کوانتومی و هوش مصنوعی است.
- محمد بلوکیان** مقطع کارشناسی مهندسی الکترونیک را در دانشگاه بیرجند را در سال ۱۳۹۵ و کارشناسی ارشد را در گرایش مدار مجتمع الکترونیک در دانشگاه بین المللی امام رضا (ع) مشهد در سال ۱۳۹۷ دریافت کرد. وی همچنین در مقطع دکترای مهندسی برق-الکترونیک در سال ۱۴۰۰ در دانشگاه سمنان پذیرفته شد. زمینه‌های پژوهشی فعلی او رمزنگاری و محاسبات کوانتومی، مخابره کوانتومی، دروازه‌های منطقی برگشت‌پذیر و شبیه‌سازی ادوات نیمه هادی می‌باشد.
- مریم سادات موسوی** در سال ۱۳۹۴ مقطع کارشناسی را در رشته مهندسی برق-مخابرات و مقطع کارشناسی ارشد رشته مهندسی برق-مخابرات سیستم را در سال ۱۳۹۸ در دانشگاه بین المللی امام رضا (ع) مشهد گذرانده است. وی در زمینه‌های محاسبات کوانتومی، محاسبات کوانتومی توزیع شده، الگوریتم‌های تجزیه کوانتومی و دروازه‌های منطقی برگشت‌پذیر پژوهش داشته است.